



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11261410 A**(43) Date of publication of application: **24 . 09 . 99**

(51) Int. Cl. **H03L 7/06**
H04B 1/707
H04L 7/00

(21) Application number: **10063459**(22) Date of filing: **13 . 03 . 98**(71) Applicant: **SONY CORP**(72) Inventor: **NARUSE TETSUYA**
WATANABE TAKAHIKO(54) **DEVICE AND METHOD FOR TIMING CORRECTION**

reception processing stably in reception mode of the communication terminal.

(57) Abstract:

COPYRIGHT: (C)1999,JPO

PROBLEM TO BE SOLVED: To perform reception processing stably in reception mode of a communication terminal.

SOLUTION: A reception timing of a reception signal having specified cycle received by a receiver of a communication terminal is detected and, at the same time, a reference timing is generated for operating the communication terminal on the basis of this detection result. The reception timing and the reference timing are compared by a comparison circuit 3, and a deviation of the reference timing from the reception timing is corrected by a correction speed in accordance with communication state of the communication terminal out of at least two kinds of correction speeds on the basis of the comparison result. Thus, it is possible to correct the timing deviation of the reference timing from the reception timing at the time of reception mode of the communication terminal at higher speed in comparison with the transmission and reception mode of the communication terminal and it is possible to largely reduce error occurrence in reception processing. Thus, it is possible to realize a timing correction device 10 and a timing correction method that can perform signal

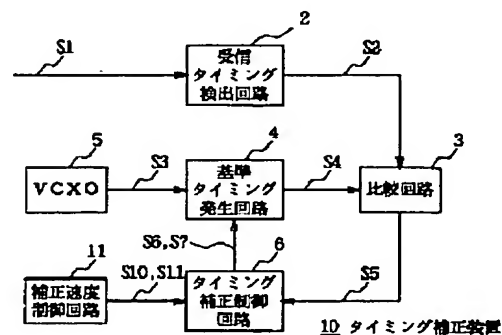


図 1 本実施の形態によるタイミング補正装置の構成

【特許請求の範囲】

【請求項1】 送信機及び受信機を有する通信端末装置に設けられるタイミング補正装置において、

上記受信機によって受信された所定の周期でなる受信信号の受信タイミングを検出する受信タイミング検出手段と、

上記受信タイミングに基づいて上記通信端末装置を動作させるための上記受信タイミング信号の上記周期とほぼ同じ周期でなる基準タイミングを生成する基準タイミング生成手段と、

上記受信タイミングと上記基準タイミングとを比較する比較手段と、

上記比較手段から得られる比較結果に基づいて上記受信タイミングに対する上記基準タイミングのずれを補正するタイミング補正手段と、

少なくとも2種類の補正速度のうち、上記通信端末装置の通信状態に応じた上記補正速度で上記受信タイミングに対する上記基準タイミングのずれを補正するように上記タイミング補正手段を制御する制御手段とを具備することを特徴とするタイミング補正装置。

【請求項2】 上記制御手段は、

上記通信端末装置の送受信モード時、各上記補正速度のうち、所定の第1の補正速度で上記受信タイミングに対する上記基準タイミングのずれを補正するように上記タイミング補正手段を制御すると共に、上記通信端末装置の受信モード時、上記第1の補正速度よりも速い所定の第2の補正速度で上記受信タイミングに対する上記基準タイミングのずれを補正するように上記タイミング補正手段を制御することを特徴とする請求項1に記載のタイミング補正装置。

【請求項3】 上記制御手段は、

上記通信端末装置の上記受信モード時、上記比較手段から得られる上記比較結果に基づいて各上記補正速度のいずれかを選定し、当該選定した上記補正速度で上記受信タイミングに対する上記基準タイミングのずれを補正するように上記タイミング補正手段を制御することを特徴とする請求項1に記載のタイミング補正装置。

【請求項4】 上記タイミング補正手段は、

上記比較結果に基づいて上記受信タイミングに対する上記基準タイミングのずれを補正するための補正信号を出力する補正信号出力手段と、

上記補正信号に基づいて上記受信タイミングに対する上記基準タイミングのずれを補正する補正手段とを具備、上記制御手段は、

上記通信端末装置の上記送受信モード時、上記第1の補正速度に応じたタイミングで上記補正信号を出力させると共に、上記受信モード時、上記第2の補正速度に応じたタイミングで上記補正信号を出力させるように上記補正信号出力手段を制御することを特徴とする請求項2に記載のタイミング補正装置。

【請求項5】 送信機及び受信機を有する通信端末装置を動作させるための基準タイミングを補正するタイミング補正方法において、

上記受信機によって受信された所定の周期でなる受信信号の受信タイミングを検出すると共に、当該検出結果に基づいて上記受信タイミングの上記周期とほぼ同じ周期でなる上記基準タイミングを生成する第1のステップと、

上記受信タイミングと上記基準タイミングとを比較し、当該比較結果に基づいて、少なくとも2種類の補正速度のうち、上記通信端末装置の通信状態に応じた上記補正速度で上記受信タイミングに対する上記基準タイミングのずれを補正する第2のステップとを具備することを特徴とするタイミング補正方法。

【請求項6】 上記第2のステップでは、

上記通信端末装置の送受信モード時、各上記補正速度のうち、所定の第1の補正速度で上記受信タイミングに対する上記基準タイミングのずれを補正すると共に、上記通信端末装置の受信モード時、上記第1の補正速度よりも速い所定の第2の補正速度で上記受信タイミングに対する上記基準タイミングのずれを補正することを特徴とする請求項5に記載のタイミング補正方法。

【請求項7】 上記第2のステップでは、

上記通信端末装置の上記受信モード時、上記比較結果に基づいて各上記補正速度のいずれかを選定し、当該選定した上記補正速度で上記受信タイミングに対する上記基準タイミングのずれを補正することを特徴とする請求項5に記載のタイミング補正方法。

【発明の詳細な説明】

【0001】

【目次】 以下の順序で本発明を説明する。

【0002】 発明の属する技術分野

従来の技術（図6～図8）

発明が解決しようとする課題（図6～図8）

課題を解決するための手段（図1～図5）

発明の実施の形態

（1）本実施の形態によるタイミング補正装置の構成（図1）

（2）基準タイミング信号のタイミング補正処理（図2～図5）

（3）本実施の形態の動作及び効果（図1～図5）

（4）他の実施の形態（図1～図5）

発明の効果

【0003】

【発明の属する技術分野】 本発明はタイミング補正装置及びタイミング補正方法に関し、例えばCDMA（Code Division Multiple Access）方式の携帯型電話機に設けられたタイミング補正装置に適用して好適なものである。

【0004】

【従来の技術】従来、この種の携帯型電話機においては、CDMA方式のIS95規格に定められた規定に従い、基地局から送信される例えば26.6[msec]程度の周期で2¹⁸ビットの拡散符号を順次繰り返してなるパイロット信号を受信するようにして、例えば3周期分の(80[msec]程度の周期となる)パイロット信号(以下、これを特にスーパーフレーム信号と呼ぶ)の受信タイミングに基づいてこの周期(80[msec]程度)とほぼ同じ周期でなる基準タイミングを生成すると共に、当該生成した基準タイミングに基づいて基地局の動作タイミングに応じた送信処理及び受信処理を行うようになされている。

【0005】またこの種の携帯型電話機においては、所定の信号を送受信する送受信モード時、基地局に対して近づいたり又は遠ざかることによりパイロット信号の伝送距離が変わると、受信したパイロット信号の周期が短くなったり(近づいたとき)又は長くなり(遠ざかるとき)、この結果基準タイミングと受信タイミングとにずれが生じて基地局の動作タイミングに応じた受信処理を行い難くなる。

【0006】このためこの種の携帯型電話機においては、受信タイミングに対して基準タイミングがずれた場合は、IS95規格に定められた規定に従い、この基準タイミングを受信タイミングに合わせるように補正するようになされている。

【0007】ここで實際上携帯型電話機においては、内部に設けられたタイミング補正装置により基準タイミングを生成すると共に、この基準タイミングを必要に応じて補正するようになされており、このようなタイミング補正装置としては、図6に示すように構成されたものがある。

【0008】すなわち図6に示すように、タイミング補正装置1においては、携帯型電話機(図示せず)によつて受信されたパイロット信号S1が受信タイミング検出回路2に与えられる。

【0009】受信タイミング検出回路2は、このパイロット信号S1に基づいて2周期分(例えば160[msec]程度の周期)のスーパーフレーム信号が与えられるタイミング(すなわち受信タイミング)を検出し、この検出した受信タイミングを表す160[msec]程度の周期でなる受信タイミング信号S2を生成し、これを比較回路3に与える。

【0010】またこのとき基準タイミング発生回路4は、クロック発生回路(VCXO)5から与えられる所定周波数でなるクロック信号S3に基づいて、内部のカウンタにより「0」から予め設定された所定数までを順次繰り返してカウントするようにして受信タイミング信号S2の周期とほぼ同じ160[msec]程度の周期でなる基準タイミングを表す基準タイミング信号S4を生成し、これを比較回路3に与える。

【0011】これにより比較回路3は、受信タイミング検出回路2から与えられる受信タイミング信号S2と、基準タイミング発生回路4から与えられる基準タイミング信号S4とを比較し、この比較結果を比較結果信号S5としてタイミング補正制御回路6に与える。

【0012】タイミング補正制御回路6は、図7(A)～(C)に示すように、比較結果信号S5に基づいて得られる比較結果により基準タイミング信号S4_{IN-1}、S4_{IN}、S4_{IN+1}(図7(A))に対して受信タイミング信号S2_{IN-1}、S2_{IN}、S2_{IN+1}が進むようにずれている場合(図7(B))、拡散符号の1ビット(以下、これを1チップと呼ぶ)の時間幅だけ論理「L」レベルから論理「H」レベルに立ち上がり、かつ基準タイミング信号S4_{IN-1}、S4_{IN}、S4_{IN+1}の位相を進めるように指定する第1の補正制御信号S6を生成し、これを基準タイミング信号S4の1周期がカウントされる間に1回だけ基準タイミング発生回路4に与える。

【0013】これに対してこのタイミング補正制御回路6は、比較結果信号S5に基づいて得られる比較結果により基準タイミング信号S4_{IN-1}、S4_{IN}、S4_{IN+1}(図7(A))に対して受信タイミング信号S2_{IN-1}、S2_{IN}、S2_{IN+1}が遅れるようにずれている場合

(図7(C))、1チップの時間幅だけ論理「L」レベルから論理「H」レベルに立ち上がり、かつ基準タイミング信号S4_{IN-1}、S4_{IN}、S4_{IN+1}の位相を遅らせるように指定する第2の補正制御信号S7を生成し、これを基準タイミング信号S4の1周期がカウントされる間に1回だけ基準タイミング発生回路4に1回与える。

【0014】この場合基準タイミング発生回路4は、図8(A)～(F)に示すように、クロック発生回路5から与えられるクロック信号S3(図8(A))に基づいて、内部のカウンタにより基準タイミング信号S4を生成するためにカウントしながら、このカウントの桁よりも下位の桁となる例えば「0」から「3」までを1チップの時間幅でなる周期(以下、これをチップ周期と呼ぶ)で順次繰り返してカウントする(図8(B))。

【0015】そしてこの基準タイミング発生回路4は、基準タイミング信号S4に対して受信タイミング信号S2が進むようにずれている場合、タイミング補正制御回路6から与えられる第1の補正制御信号S6(図8(C))に基づいて、この第1の補正制御信号S6が論理「L」レベルから論理「H」レベルに立ち上がる1チップ周期において、カウンタにより下位の桁を例えば「2」を飛ばすように「0」、「1」、「3」とカウント(図8(D))し、かくして1周期分の基準タイミング信号S4のタイミングを下位の桁のレベルで1カウントだけ進めるように補正する。

【0016】これに対して基準タイミング発生回路4は、基準タイミング信号S4に対して受信タイミング信号S2が遅れるようにずれている場合、タイミング補正

制御回路 6 から与えられる第 2 の補正制御信号 S 7 (図 8 (E)) に基づいて、この第 2 の補正制御信号 S 7 が論理「L」レベルから論理「H」レベルに立ち上がる 1 チップ周期において、カウンタにより下位の桁を例えば「2」を 2 度カウントするように「0」、「1」、「2」、「2」、「3」とカウント (図 8 (F)) し、かくして 1 周期分の基準タイミング信号 S 4 のタイミングを下位の桁のレベルで 1 カウントだけ遅らせるように補正する。

【0017】このようにしてこの基準タイミング発生回路 4 は、比較回路 3 において受信タイミング信号 S 2 に対する基準タイミング信号 S 4 のタイミングにずれが検出されると、1 周期分の基準タイミング信号 S 4 のタイミングを 1 チップの 4 分の 1 位相進める又は遅らせるようにして補正するようになされている。

【0018】

【発明が解決しようとする課題】とてかかる構成のタイミング補正装置 1 においては、携帯型電話機の送受信モード時、基準タイミング信号 S 4 のタイミングのずれを短時間で大幅に補正した場合、この携帯型電話機から送信される信号の受信側においてこの補正に追従した動作タイミングの補正ができずに受信処理を正しく行い難くなることから、IS 95 規格によるタイミング補正の規定に従い、例えば 80 [msec] 分の基準タイミング信号 S 4 に対して 1 [μ sec] 以下の範囲でタイミングを補正するように当該基準タイミング信号 S 4 のタイミングをわずかつ補正するようになされている。

【0019】ただしこの IS 95 規格によるタイミング補正の規定は、送受信モード時のみに適用されるものであり、所定の信号の受信のみを行う受信モード時には、基準タイミング信号 S 4 のタイミングを短時間で大幅に補正しても携帯型電話機の外部に影響を及ぼさないことから特に規定が定められていない。

【0020】ところがこのタイミング補正装置 1 では、受信モード時にも IS 95 規格によるタイミング補正の規定に従って基準タイミング信号 S 4 のタイミングを補正しており、このためこの受信モード時、携帯型電話機が基地局に急に近づいたり、又は急に遠ざかることにより受信タイミング信号 S 2 に対する基準タイミング信号 S 4 のタイミングに大幅なずれが生じた場合、このタイミングの補正に比較的長い時間が必要となり、この補正の間、基地局から送信される信号を正しく受信処理し難くなる問題があった。

【0021】本発明は以上の点を考慮してなされたもので、通信端末装置の受信モード時に信号の受信処理を安定して行わせ得るタイミング補正装置及びタイミング補正方法を提案しようとするものである。

【0022】

【課題を解決するための手段】かかる課題を解決するため本発明においては、送信機及び受信機を有する通信端

末装置に設けられるタイミング補正装置において、受信機によって受信された所定の周期でなる受信信号の受信タイミングを検出する受信タイミング検出手段と、受信タイミングに基づいて通信端末装置を動作させるための受信タイミング信号の周期とほぼ同じ周期でなる基準タイミングを生成する基準タイミング生成手段と、受信タイミングと基準タイミングとを比較する比較手段と、当該比較手段から得られる比較結果に基づいて受信タイミングに対する基準タイミングのずれを補正するタイミング補正手段と、少なくとも 2 種類の補正速度のうち、通信端末装置の通信状態に応じた補正速度で受信タイミングに対する基準タイミングのずれを補正するようにタイミング補正手段を制御する制御手段とを設けるようにした。

【0023】この結果、通信端末装置の受信モード時に受信タイミングに対する基準タイミングのタイミングのずれを当該通信端末装置の送受信モード時に比べて高速に補正して受信処理のエラーの発生を大幅に低減させることができる。

【0024】また本発明においては、送信機及び受信機を有する通信端末装置を動作させるための基準タイミングを補正するタイミング補正方法において、受信機によって受信された所定の周期でなる受信信号の受信タイミングを検出すると共に、当該検出結果に基づいて受信タイミングの周期とほぼ同じ周期でなる基準タイミングを生成する第 1 のステップと、受信タイミングと基準タイミングとを比較し、当該比較結果に基づいて、少なくとも 2 種類の補正速度のうち、通信端末装置の通信状態に応じた補正速度で受信タイミングに対する基準タイミングのずれを補正する第 2 のステップとを設けるようにした。

【0025】この結果、通信端末装置の受信モード時に受信タイミングに対する基準タイミングのタイミングのずれを当該通信端末装置の送受信モード時に比べて高速に補正して受信処理のエラーの発生を大幅に低減させることができる。

【0026】

【発明の実施の形態】以下図面について、本発明の一実施の形態を詳述する。

【0027】(1) 本実施の形態によるタイミング補正装置の構成

図 6 との対応部分に同一符号を付して示す図 1 において、10 は全体として本発明によるタイミング補正装置を示し、携帯型電話機 (図示せず) によって受信されたパイロット信号 S 1 が受信タイミング検出回路 2 に与えられる。

【0028】受信タイミング検出回路 2 は、このパイロット信号 S 1 に基づいて 2 周期分のスーパーフレーム信号が与えられるタイミング (すなわち受信タイミング) を検出し、この検出した受信タイミングを表す 160 [ms]

ec) 程度の周期でなる受信タイミング信号S 2を生成し、これを比較回路3に与える。

【0029】またこのとき基準タイミング発生回路4は、クロック発生回路5から与えられる所定周波数でなるクロック信号S 3に基づいて、内部のカウンタにより「0」から予め設定された所定数までを順次繰り返してカウントするようにして、受信タイミング信号S 2の周期とほぼ同じ160[msec]程度の周期でなる基準タイミングを表す基準タイミング信号S 4を生成し、これを比較回路3に与える。

【0030】比較回路3は、受信タイミング検出回路2から与えられる受信タイミング信号S 2と、基準タイミング発生回路4から与えられる基準タイミング信号S 4とを比較し、この比較結果を比較結果信号S 5としてタイミング補正制御回路6に与える。

【0031】タイミング補正制御回路6は、比較結果信号S 5に基づいて、基準タイミング信号S 4に対して受信タイミング信号S 2が進むようにずれている場合、1チップ周期だけ論理「L」レベルから論理「H」レベルに立ち上がり、かつ基準タイミング信号S 4の位相を進めるように指定する第1の補正制御信号S 6を生成すると共に、基準タイミング信号S 4に対して受信タイミング信号S 2が遅れるようにずれている場合、1チップ周期だけ論理「L」レベルから論理「H」レベルに立ち上がり、かつ基準タイミング信号S 4の位相を遅らせるように指定する第2の補正制御信号S 7を生成する。

【0032】そしてこのときタイミング補正制御回路6には、補正速度制御回路11から、携帯型電話機が送受信モードであれば、基準タイミング発生回路4が基準タイミング信号S 4の1周期をカウントする間に第1の補正制御信号S 6又は第2の補正制御信号S 7を1回だけ出力させるように、基準タイミング信号S 4の周期とほぼ同じ周期でなる第1の補正タイミングが第1の補正タイミング信号S 10として与えられる。

【0033】またこれに対してタイミング補正制御回路6には、補正速度制御回路11から、携帯型電話機が送受信モードであれば、基準タイミング発生回路4が基準タイミング信号S 4の1周期をカウントする間に第1の補正制御信号S 6又は第2の補正制御信号S 7を2回出力させるように、基準タイミング信号S 4の周期のほぼ2分の1周期でなる第2の補正タイミングが第2の補正タイミング信号S 11として与えられる。

【0034】これによりタイミング補正制御回路6は、送受信モード時、第1の補正タイミング信号S 10に基づいて得られる第1の補正タイミングで第1の補正制御信号S 6又は第2の補正制御信号S 7を基準タイミング発生回路4に与えると共に、これに対して受信モード時、第2の補正タイミング信号S 11に基づいて得られる第2の補正タイミングで第1の補正制御信号S 6又は第2の補正制御信号S 7を基準タイミング発生回路4に

与える。

【0035】この場合基準タイミング発生回路4は、クロック発生回路5から与えられるクロック信号S 3に基づいて、内部のカウンタにより基準タイミング信号S 4を生成するためにカウントしながら、このカウントの桁よりも下位の桁となる例えば「0」から「3」までをチップ周期で順次繰り返してカウントする。

【0036】そしてこの基準タイミング発生回路4は、送受信モード時に基準タイミング信号S 4に対して受信タイミング信号S 2が進むようにずれている場合、タイミング補正制御回路6から第1の補正タイミングで与えられる第1の補正制御信号S 6に基づいて、この第1の補正制御信号S 6が論理「L」レベルから論理「H」レベルに立ち上がる1チップ周期において、カウンタにより下位の桁を例えば「2」を飛ばすように「0」、「1」、「3」とカウントし、かくして1周期分の基準タイミング信号S 4のタイミングを下位の桁のレベルで1カウントだけ進めるように補正する。

【0037】これに対して基準タイミング発生回路4は、送受信モード時に基準タイミング信号S 4に対して受信タイミング信号S 2が遅れるようにずれている場合、タイミング補正制御回路6から第1の補正タイミングで与えられる第2の補正制御信号S 7に基づいて、この第2の補正制御信号S 7が論理「L」レベルから論理「H」レベルに立ち上がる1チップ周期において、カウンタにより下位の桁を例えば「2」を2度カウントするように「0」、「1」、「2」、「2」、「3」とカウントし、かくして1周期分の基準タイミング信号S 4のタイミングを下位の桁のレベルで1カウントだけ遅らせるように補正する。

【0038】またこの基準タイミング発生回路4は、受信モード時に基準タイミング信号S 4に対して受信タイミング信号S 2が進むようにずれている場合、タイミング補正制御回路6から第2の補正タイミングで与えられる第1の補正制御信号S 6に基づいて、この第1の補正制御信号S 6が論理「L」レベルから論理「H」レベルに立ち上がる1チップ周期において、カウンタにより下位の桁を例えば「2」を飛ばすように「0」、「1」、「3」とカウントし、かくして1周期分の基準タイミング信号S 4のタイミングを下位の桁のレベルで2カウント進めるように補正する。

【0039】これに対して基準タイミング発生回路4は、受信モード時に基準タイミング信号S 4に対して受信タイミング信号S 2が遅れるようにずれている場合、タイミング補正制御回路6から第2の補正タイミングで与えられる第2の補正制御信号S 7に基づいて、この第2の補正制御信号S 7が論理「L」レベルから論理「H」レベルに立ち上がる1チップ周期において、カウンタにより下位の桁を例えば「2」を2度カウントするように「0」、「1」、「2」、「2」、「3」とカウ

ントし、かくして1周期分の基準タイミング信号S4のタイミングを下位の桁のレベルで2カウント遅らせるように補正する。

【0040】このようにして基準タイミング発生回路4は、比較回路3において受信タイミング信号S2に対する基準タイミング信号S4のタイミングのずれが検出されると、送受信モード時には1周期分の基準タイミング信号S4のタイミングを1回だけ1チップの4分の1位相進める又は遅らせるようにして補正すると共に、受信モード時には1周期分の基準タイミング信号S4のタイミングを2回1チップの4分の1位相進める又は遅らせるようにして補正するようになされている。

【0041】(2) 基準タイミング信号のタイミング補正処理

ここで實際上このタイミング補正装置10において基準タイミング発生回路4は、図2(A)～(D)に示すように、送受信モード時、基準タイミング信号S4_{N2-1}、S4_{N2}、S4_{N2+1}(図2(B))に対して受信タイミング信号S2_{N2-1}、S2_{N2}、S2_{N2+1}(図2(C))が進むようにずれた場合、タイミング補正制御回路6から第1の補正タイミング(図2(A))で第1の補正制御信号S6(図2(D))が与えられる。

【0042】そしてこの基準タイミング発生回路4は、第1の補正タイミングで与えられる第1の補正制御信号S6に基づいて、1周期分の基準タイミング信号S4_{N2-1}、S4_{N2}、S4_{N2+1}を1チップの4分の1位相進めるようにして基準タイミング信号S4のタイミングをCDMA方式のIS95規格による規定に従って受信タイミング信号S2のタイミングに合わせるように補正する。

【0043】これに対して基準タイミング発生回路4は、図3(A)～(D)に示すように、送受信モード時、基準タイミング信号S4_{N3-1}、S4_{N3}、S4_{N3+1}(図3(B))に対して受信タイミング信号S2_{N3-1}、S2_{N3}、S2_{N3+1}(図3(C))が遅れるようにずれた場合、タイミング補正制御回路6から第1の補正タイミング(図3(A))で第2の補正制御信号S7(図3(D))が与えられる。

【0044】そしてこの基準タイミング発生回路4は、第1の補正タイミングで与えられる第2の補正制御信号S7に基づいて、1周期分の基準タイミング信号S4_{N3-1}、S4_{N3}、S4_{N3+1}を1チップの4分の1位相遅らせるようにして基準タイミング信号S4のタイミングをCDMA方式のIS95規格による規定に従って受信タイミング信号S2のタイミングに合わせるように補正する。

【0045】またこの基準タイミング発生回路4は、図4(A)～(D)に示すように、受信モード時、基準タイミング信号S4_{M-1}、S4_M(図4(B))に対して受信タイミング信号S2_{M-1}、S2_M(図4(C))が

進むようにずれた場合、タイミング補正制御回路6から第2の補正タイミング(図4(A))で1周期分の基準タイミング信号S4_{M-1}、S4_Mに対して2回第1の補正制御信号S6(図4(D))が与えられる。

【0046】そしてこの基準タイミング発生回路4は、第2の補正タイミングで与えられる第1の補正制御信号S6に基づいて、1周期分の基準タイミング信号S4_{M-1}、S4_Mを2回1チップの4分の1位相進めるようにして基準タイミング信号S4のタイミングを送受信モード時の2倍の速度で受信タイミング信号S2のタイミングに合わせるように補正する。

【0047】これに対してこの基準タイミング発生回路4は、図5(A)～(D)に示すように、受信モード時、基準タイミング信号S4_{N5-1}、S4_{N5}(図5

(B))に対して受信タイミング信号S2_{N5-1}、S2_{N5}(図5(C))が進むようにずれた場合、タイミング補正制御回路6から第2の補正タイミング(図5(A))で1周期分の基準タイミング信号S4_{N5-1}、S4_{N5}に対して2回第2の補正制御信号S7(図5(D))が与えられる。

【0048】そしてこの基準タイミング発生回路4は、第2の補正タイミングで与えられる第2の補正制御信号S7に基づいて、1周期分の基準タイミング信号S4_{N5-1}、S4_{N5}を2回1チップの4分の1位相進めるようにして基準タイミング信号S4のタイミングを送受信モード時の2倍の速度で受信タイミング信号S2のタイミングに合わせるように補正する。

【0049】このようにしてこの基準タイミング発生回路4は、送受信モード時、IS95規格による規定に従って受信タイミング信号S2に対する基準タイミング信号S4のタイミングのずれを補正し得るようになされている。

【0050】またこの基準タイミング発生回路4は、IS95規格によつて補正内容が規定されていない受信モード時、順次1周期分の基準タイミング信号S4を2回1チップの4分の1位相進める又は遅らせることにより、受信タイミング信号S2に対する基準タイミング信号S4のタイミングのずれを送受信モード時よりも高速に補正し得るようになされている。

【0051】(3) 本実施の形態の動作及び効果
以上の構成において、このタイミング補正装置10では、送受信モード時、受信タイミング信号S2に対して基準タイミング信号S4のタイミングがずれた場合、CDMA方式のIS95規格による規定に従って1周期分の基準タイミング信号S4を1チップの4分の1位相進める又は遅らせるようにして当該基準タイミング信号S4のタイミングを補正する。

【0052】またこのタイミング補正装置10では、受信モード時、受信タイミング信号S2に対して基準タイミング信号S4のタイミングがずれた場合、この受信モ

ードにおいてはCDMA方式のIS95規格による位相補正に対する規定が定められていないことから、1周期分の基準タイミング信号S4を2回1チップの4分の1位相進める又は遅らせるようにして当該基準タイミング信号S4のタイミングを補正する。

【0053】この場合このタイミング補正装置10では、受信モード時、1周期分の基準タイミング信号S4のタイミングの補正回数を送受信モード時よりも増やしたことから、当該送受信モード時に比べてこの基準タイミング信号S4のタイミングのずれを短時間で補正することができる。

【0054】従つてこのタイミング補正装置10では、携帯型電話機において受信の休止期間と、比較的短い受信期間とを順次交互に繰り返すような間欠受信を行う場合、当該携帯型電話機が基地局に対して急に近づいたり、又は急に遠ざかったりして基準タイミング信号S4のタイミングに比較的大きなずれが生じて、各受信期間において受信タイミング信号S2に対する基準タイミング信号S4のタイミングのずれを比較的高速に補正することができ、かくしてこのような間欠受信においても携帯型電話機における受信処理のエラーの発生を大幅に低減させることができる。

【0055】またこのタイミング補正装置10では、補正速度制御回路11がタイミング補正制御回路6から出力される第1の補正制御信号S6又は第2の補正制御信号S7の出力タイミングを制御するだけで、当該補正速度制御回路11を除く全ての回路が従来のタイミング補正装置1(図6)の場合とほぼ同様に動作しながら送受信モード時及び受信モード時にそれぞれ応じた補正処理を行うことができ、かくして受信モード時に高速な補正処理を行うための煩雑な補正処理が必要になることを防止することができる。

【0056】さらにこのタイミング補正装置10では、従来のタイミング補正装置1(図6)の回路構成に対して補正速度制御回路11を追加するだけの簡易な回路構成で受信モード時に基準タイミング信号S4のタイミングのずれを比較的高速に、かつ容易に補正することができることから、基準タイミング信号S4のタイミングのずれが発生することを防止するために例えば比較的高精度なクロック信号S3を発生させるクロック発生回路を設ける等のように装置全体が高価になることを防止することができる。

【0057】以上の構成によれば、送受信モード時には、CDMA方式のIS95規格による規定に従つて1周期分の基準タイミング信号S4を1回だけ1チップの4分の1位相進める又は遅らせるようにして基準タイミング信号S4のタイミングのずれを補正し、受信モード時には、1周期分の基準タイミング信号S4を2回1チップの4分の1位相進める又は遅らせるようにして基準タイミング信号S4のタイミングのずれを補正するよう

にしたことにより、受信モード時に受信タイミング信号S2に対する基準タイミング信号S4のタイミングのずれを送受信モード時に比べて高速に補正して受信処理のエラーの発生を大幅に低減させることができ、かくして携帯型電話機の受信モード時に信号の受信処理を安定して行わせ得るタイミング補正装置及びタイミング補正方法を実現することができる。

【0058】(4) 他の実施の形態

なお上述の実施の形態においては、本発明を携帯型電話機に設けられたタイミング補正装置10に適用するようにした場合について述べたが、本発明はこれに限らず、送信側から送信された所定の信号の受信タイミングに応じて基準タイミングを生成し、当該基準タイミングに基づいて送信処理及び受信処理を行う通信端末装置であれば、この他種々の通信端末装置に設けられるタイミング補正装置に適用するようにしても良い。

【0059】また上述の実施の形態においては、受信モード時、1周期分の基準タイミング信号S4のタイミングの補正を2回行うように補正速度制御回路11によりタイミング補正制御回路6の第1の補正制御信号S6又は第2の補正制御信号S7の出力タイミングを制御するようにした場合について述べたが、本発明はこれに限らず、受信モード時、1周期分の基準タイミング信号S4のタイミングの補正を2回以上行うように補正速度制御回路11によりタイミング補正制御回路6の第1の補正制御信号S6又は第2の補正制御信号S7の出力タイミングを制御するようにしても良く、これにより受信モード時、基準タイミング信号S4のタイミングを更に高速に補正することができる。

【0060】さらに上述の実施の形態においては、受信モード時、1周期分の基準タイミング信号S4のタイミングの補正を2回行うように補正速度制御回路11によりタイミング補正制御回路6の第1の補正制御信号S6又は第2の補正制御信号S7の出力タイミングを制御するようにした場合について述べたが、本発明はこれに限らず、受信モード時、比較回路3から得られる比較結果に基づいて得られる受信タイミング信号S2に対する基準タイミング信号S4のタイミングのずれ量に応じて、1周期分の基準タイミング信号S4のタイミングの補正を少なくとも1回行うように補正速度制御回路11によりタイミング補正制御回路6の第1の補正制御信号S6又は第2の補正制御信号S7の出力タイミングを制御するようにしても良い。

【0061】さらに上述の実施の形態においては、受信タイミング検出回路2により2周期分のスーパーフレーム信号が与えられるタイミングを検出し、基準タイミング発生回路4によりこの2周期分のスーパーフレーム信号に応じた周期でなる基準タイミング信号S4を生成するようにした場合について述べたが、本発明はこれに限らず、受信タイミング検出回路2により所定周期分のス

10

20

30

40

50

スーパーフレーム信号を検出し、基準タイミング発生回路 4 によりこの所定周期分のスーパーフレーム信号に応じた基準タイミング信号を生成するようにしても良い。

【0062】さらに上述の実施の形態においては、受信タイミングに基づいて通信端末装置を動作させるための受信タイミングの周期とほぼ同じ周期でなる基準タイミングを生成する基準タイミング生成手段として、基準タイミング発生回路 4、クロック発生回路 5 を適用するようにした場合について述べたが、本発明はこれに限らず、受信タイミングに基づいて通信端末装置を動作させるための受信タイミングの周期とほぼ同じ周期でなる基準タイミングを生成することができれば、この他種々の構成でなる基準タイミング生成手段を適用するようにしても良い。

【0063】さらに上述の実施の形態においては、比較手段から得られる比較結果に基づいて受信タイミングに対する基準タイミングのずれを補正するタイミング補正手段として、基準タイミング発生回路 4、クロック発生回路 5、タイミング補正制御回路 6 を適用するようにした場合について述べたが、本発明はこれに限らず、比較手段から得られる比較結果に基づいて受信タイミングに対する基準タイミングのずれを補正することができれば、この他種々の構成でなるタイミング補正手段を適用するようにしても良い。

【0064】さらに上述の実施の形態においては、少なくとも 2 種類の補正速度のうち、通信端末装置の通信状態に応じた補正速度で受信タイミングに対する基準タイミングのずれを補正するようにタイミング補正手段を制御する制御手段として、補正速度制御回路 11 を適用するようにした場合について述べたが、本発明はこれに限らず、少なくとも 2 種類の補正速度のうち、通信端末装置の通信状態に応じた補正速度で受信タイミングに対する基準タイミングのずれを補正するようにタイミング補正手段を制御することができれば、この他種々の構成でなる制御手段を適用するようにしても良い。

【0065】さらに上述の実施の形態においては、比較結果に基づいて受信タイミングに対する基準タイミングのずれを補正するための補正信号を出力する補正信号出力手段として、タイミング補正制御回路 6 を適用するようにした場合について述べたが、本発明はこれに限らず、比較結果に基づいて受信タイミングに対する基準タイミングのずれを補正するための補正信号を出力することができれば、この他種々の構成でなる補正信号出力手段を適用するようにしても良い。

【0066】さらに上述の実施の形態においては、補正信号に基づいて受信タイミングに対する基準タイミングのずれを補正する補正手段として、基準タイミング発生回路 4、クロック発生回路 5 を適用するようにした場合について述べたが、本発明はこれに限らず、補正信号に基づいて受信タイミングに対する基準タイミングのずれ

を補正することができれば、この他種々の構成でなる補正手段を適用するようにしても良い。

【0067】

【発明の効果】上述のように本発明によれば、送信機及び受信機を有する通信端末装置に設けられるタイミング補正装置において、受信機によって受信された所定の周期でなる受信信号の受信タイミングを検出する受信タイミング検出手段と、受信タイミングに基づいて通信端末装置を動作させるための受信タイミング信号の周期とほぼ同じ周期でなる基準タイミングを生成する基準タイミング生成手段と、受信タイミングと基準タイミングとを比較する比較手段と、当該比較手段から得られる比較結果に基づいて受信タイミングに対する基準タイミングのずれを補正するタイミング補正手段と、少なくとも 2 種類の補正速度のうち、通信端末装置の通信状態に応じた補正速度で受信タイミングに対する基準タイミングのずれを補正するようにタイミング補正手段を制御する制御手段とを設けるようにしたことにより、通信端末装置の受信モード時に受信タイミングに対する基準タイミングのタイミングのずれを当該通信端末装置の送受信モード時に比べて高速に補正して受信処理のエラーの発生を大幅に低減させることができ、かくして通信端末装置の受信モード時に信号の受信処理を安定して行わせ得るタイミング補正装置を実現することができる。

【0068】また送信機及び受信機を有する通信端末装置を動作させるための基準タイミングを補正するタイミング補正方法において、受信機によって受信された所定の周期でなる受信信号の受信タイミングを検出すると共に、当該検出結果に基づいて受信タイミングの周期とほぼ同じ周期でなる基準タイミングを生成する第 1 のステップと、受信タイミングと基準タイミングとを比較し、当該比較結果に基づいて、少なくとも 2 種類の補正速度のうち、通信端末装置の通信状態に応じた補正速度で受信タイミングに対する基準タイミングのずれを補正する第 2 のステップとを設けるようにしたことにより、通信端末装置の受信モード時に受信タイミングに対する基準タイミングのタイミングのずれを当該通信端末装置の送受信モード時に比べて高速に補正して受信処理のエラーの発生を大幅に低減させることができ、かくして通信端末装置の受信モード時に信号の受信処理を安定して行わせ得るタイミング補正方法を実現することができる。

【図面の簡単な説明】

【図 1】本実施の形態によるタイミング補正装置の構成を示すブロック図である。

【図 2】送受信モード時における基準タイミング信号のタイミング補正の説明に供するタイミングチャートである。

【図 3】送受信モード時における基準タイミング信号のタイミング補正の説明に供するタイミングチャートである。

【図 4】受信モード時における基準タイミング信号のタイミング補正の説明に供するタイミングチャートである。

【図 5】受信モード時における基準タイミング信号のタイミング補正の説明に供するタイミングチャートである。

【図 6】従来のタイミング補正装置の構成を示すブロック図である。

【図 7】基準タイミング信号と受信タイミング信号とのずれの説明に供するタイミングチャートである。

【図 8】基準タイミング信号のタイミング補正の説明に *

* 供するタイミングチャートである。

【符号の説明】

10……タイミング補正装置、2……受信タイミング検出回路、3……比較回路、4……基準タイミング発生回路、5……クロック発生回路、6……タイミング補正制御回路、11……補正速度制御回路、S1……パイロット信号、S2……受信タイミング信号、S3……クロック信号、S4……基準タイミング信号、S5……比較結果信号、S6……第1の補正制御信号、S7……第2の補正制御信号、S10……第1の補正タイミング信号、S11……第2の補正タイミング信号。

【図 1】

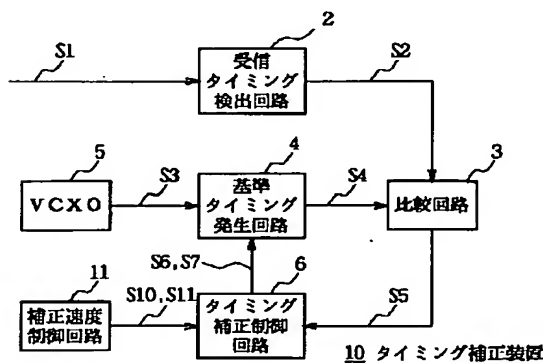


図 1 本実施の形態によるタイミング補正装置の構成

【図 2】

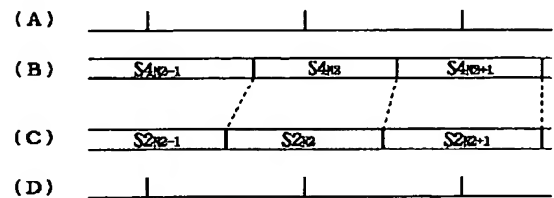


図 2 送受信モード時における基準タイミング信号のタイミング補正 (1)

【図 3】

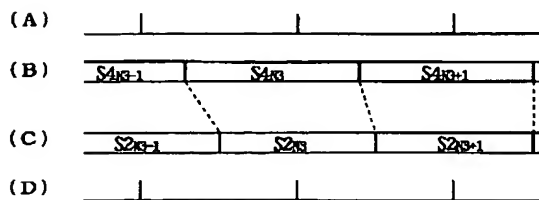


図 3 送受信モード時における基準タイミング信号のタイミング補正 (2)

【図 4】

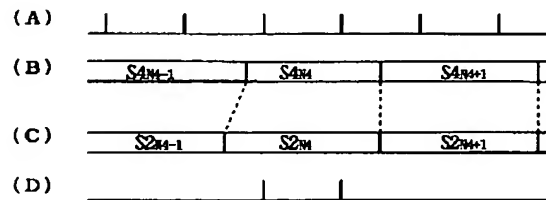


図 4 受信モード時における基準タイミング信号のタイミング補正 (1)

【図 7】

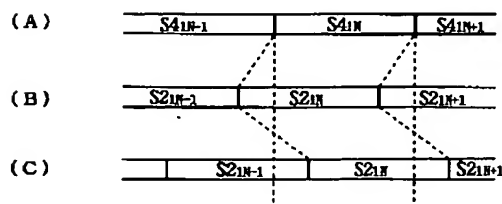


図 7 基準タイミング信号と受信タイミング信号とのずれ

【図5】

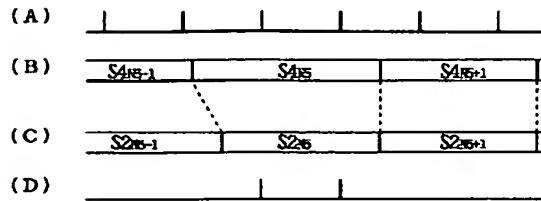


図5 受信モード時における基準タイミング信号のタイミング補正(2)

【図8】

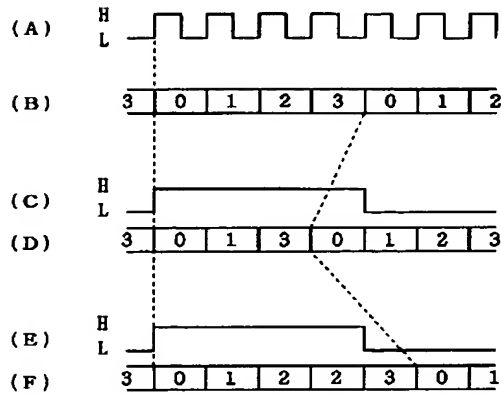


図8 基準タイミング信号のタイミング補正

【図6】

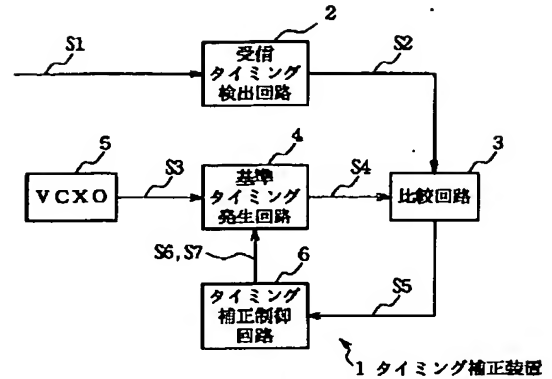


図6 従来のタイミング補正装置の構成